

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

05120642 ****Image available****

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 08-076142 [JP 8076142 A]

PUBLISHED: March 22, 1996 (19960322)

INVENTOR(s): KOUZAI TAKAMASA

MAKITA NAOKI

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 06-208449 [JP 94208449]

FILED: September 01, 1994 (19940901)

INTL CLASS: [6] G02F-001/136; H01L-029/786; H01L-021/336

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS)

ABSTRACT

PURPOSE: To increase the operating speed of driver TFTs and to decrease the off currents of TFTs for switching pixels by composing switching transistors and driver transistors respectively of TFTs consisting of amorphous silicon films and TFTs consisting of crystalline films in their active regions.

CONSTITUTION: An LCD 1 has a pixel part 2 having plural pixels arranged in a matrix form and the switching TFTs for pixels and a peripheral circuit part 3 arranged on the circumference of the pixel part 2 of the insulating substrate. The switching TRs of the pixel display part 2 are composed of the TFTs consisting of the amorphous silicon films in their active regions and the driver TRs constituting the peripheral driving circuit part 3 are composed of the TFTs consisting of the crystalline silicon films in the active regions. Further, catalyst elements to assist the crystallization of the amorphous silicon films are included in the crystalline silicon films which are the active regions of the driver TFTs.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-76142

(43) 公開日 平成8年(1996)3月22日

(51) Int.Cl.⁶

G02F 1/136

H01L 29/786

21/336

識別記号

500

F I

9056-4M

9056-4M

H01L 29/78

612

B

627

G

審査請求 未請求 請求項の数5 O L (全12頁)

(21) 出願番号

特願平6-208449

(22) 出願日

平成6年(1994)9月1日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 香西 孝真

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 牧田 直樹

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

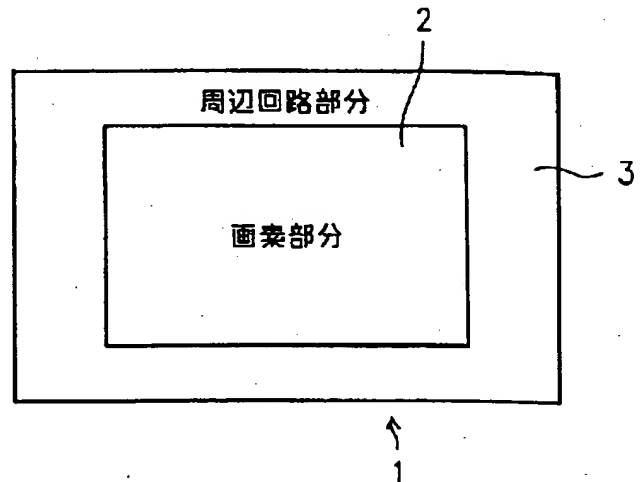
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 駆動回路を構成するドライバーTFTの動作速度を高めるとともに、画像表示部を構成する画素スイッチング用TFTのオフ電流を低減することができ、しかもドライバーTFT及び画素スイッチング用TFTを同一基板上に低温プロセスにより、安定にかつ歩留まりよく製造することができるLCDを得ること。

【構成】 画像部分2のスイッチングトランジスタを、活性領域が非晶質珪素膜からなるTFTで構成し、周辺回路部分3を構成するドライバートランジスタを、活性領域が結晶性珪素膜からなるTFTで構成し、しかも該ドライバーTFTの活性領域となる結晶性珪素膜を、非晶質珪素膜の低温結晶化を助長する触媒元素を含む構造とした。



【特許請求の範囲】

【請求項1】 対向する一対の基板間に挟持された液晶、該一方の基板上にマトリックス状に配列された複数の画素電極、及び該各画素電極毎に設けられ、該画素電極への信号の供給を制御するスイッチングトランジスタを有する画像表示部と、

該一方の基板の、画像表示部の外周部分に配設され、該スイッチングトランジスタを駆動する周辺駆動回路とを備え、

該画像表示部のスイッチングトランジスタは、活性領域が非晶質珪素膜からなる薄膜トランジスタであり、

該周辺駆動回路を構成するドライバートランジスタは、活性領域が結晶性珪素膜からなる薄膜トランジスタであり、

該結晶性珪素膜には、非晶質珪素膜の結晶化を助長する触媒元素が含まれている液晶表示装置。

【請求項2】 対向する一対の基板間に挟持された液晶、該一方の基板上にマトリックス状に配列された複数の画素電極、及び該各画素電極毎に設けられ、該画素電極への信号の供給を制御するスイッチングトランジスタを有する画像表示部と、

該一方の基板の、画像表示部の外周部分に配設され、該スイッチングトランジスタを駆動する周辺駆動回路とを備え、

該画像表示部のスイッチングトランジスタは、活性領域が非晶質珪素膜からなる薄膜トランジスタであり、

該周辺駆動回路を構成するドライバートランジスタは、活性領域が結晶性珪素膜からなる薄膜トランジスタであり、

該結晶性珪素膜は、その近傍の結晶化領域から基板表面に対して概略平行な方向に結晶成長が進んで形成された横方向結晶成長領域の一部であり、

該結晶化領域は、非晶質珪素膜の加熱による結晶化を助長する触媒元素を導入した領域である液晶表示装置。

【請求項3】 請求項2記載の液晶表示装置において、前記ドライバートランジスタは、その活性領域中でのキャリアの移動方向が前記結晶性珪素膜の結晶成長方向と概略平行となるよう、該結晶性珪素膜内に形成されている液晶表示装置。

【請求項4】 請求項1, 2, 3のいずれかに記載の液晶表示装置において、

前記触媒元素として、ニッケル(Ni)、鉄(Fe)、コバルト(Co)、パラジウム(Pd)、白金(Pt)、錫(Sn)、インジウム(In)、アルミニウム(Al)、金(Au)、銀(Ag)、アンチモン(Sb)、銅(Cu)、砒素(As)、燐(P)の中から選ばれた少なくとも一つの材料を用いている液晶表示装置。

【請求項5】 請求項1, 2, 3のいずれかに記載の液晶表示装置において、

前記結晶性珪素膜は、触媒元素を選択的に導入した非晶質珪素膜に熱処理を施して形成したものであり、該選択的に導入する触媒元素の面密度は、 $5.0 \times 10^{11} \text{ atoms/cm}^2$ 以下である液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリックス型の液晶表示装置に関し、特に、周辺駆動回路部も同一基板上に形成したドライバモノリシック型の液晶表示装置に関するものである。

【0002】

【従来の技術】このアクティブマトリックス型液晶表示装置は、ガラス等の絶縁基板上にマトリックス状に配列された薄膜トランジスタ(以下、TFTと略記する。)を表示画素のスイッチング素子として用いるもので、近年この液晶表示装置(以下、LCDと略記する。)は、テレビを始め情報機器端末や計測器のディスプレイとして広く活用されている。

【0003】上記TFTの活性層には、薄膜状の珪素半導体を用いるのが一般的である。薄膜状の珪素半導体としては非晶質珪素半導体(アモルファスシリコン)からなるものと、結晶性を有する珪素半導体からなるものの2つに大別される。非晶質珪素半導体は作製温度が低く、気相法で比較的容易に作製することが可能で量産性に富むため、最も一般的に用いられている。一方、結晶性を有する珪素半導体からなるTFTは電流駆動能力が大きく高速動作が可能で、この結晶性珪素半導体を用いると、LCDの周辺駆動回路も画像表示部分と一体形成できるため現在注目を集めている。

【0004】さて、アクティブマトリックス型LCDに利用されている結晶性を有する珪素半導体としては、多結晶珪素、微結晶珪素を含む非晶質珪素、結晶性と非晶質性の中間の状態を有するセミアモルファス珪素等が知られている。またこれらの結晶性を有する薄膜状の珪素半導体を得る方法としては、(1)半導体膜の成膜を、該半導体膜に結晶性を持たせつつ行う、(2)非晶質の半導体膜を成膜し、その後レーザー光のエネルギーにより、該半導体膜を結晶性を有するものにする、(3)非晶質の半導体膜を成膜し、その後熱エネルギーを加えることにより、該半導体膜を結晶性を有するものとする、と言った方法が知られている。

【0005】しかしながら、(1)の方法では、成膜工程と同時に結晶化が進行するので、結晶サイズが大粒径の結晶性珪素膜を得るには珪素膜の厚膜化が不可欠であり、良好な半導体物性を有する膜を基板上に全面に渡って均一に成膜することが技術上困難である。また、この方法では成膜温度が600℃以上と高いので、安価なガラス基板が使用できないというコスト面での問題がある。

【0006】(2)の方法では、熔融固化過程の結晶化

現象を利用するため、結晶粒サイズが小粒径にもかかわらず、結晶粒界および結晶粒内が良好に処理され、高品質な結晶性珪素膜が得られるが、現在最もよく使用されているエキシマレーザーを例にとると、レーザー光の照射面積が小さいために、スループットが低いという問題がまずあり、また、大面積基板の全面を均一に処理するにはレーザーの安定性が充分ではなく、次世代の技術という感が強い。

【0007】(3)の方法は、(1)、(2)の方法と比較すると大面積に対応できるという利点はあるが、固相結晶化現象を利用するため、結晶粒は基板面に平行に広がりながら成長し数 μm の粒径を持つものさえ現れるが、成長の際、結晶粒同士が成長の際に互いにぶつかりあって結晶粒界が形成されるため、その粒界において、キャリアに対するトラップ準位が形成され、TF Tの移動度を低下させる大きな原因となっている。

【0008】そこで、上記のような様々な問題点をすべて解決するため、上記(3)の方法において、固相結晶化に必要な温度の低温化と加熱処理時間の短縮を両立し、さらに、結晶粒界の影響を最小限に抑えた結晶性珪素膜の作製方法が提案されており、特願平5-218156号に係る発明としてすでに出願されている。

【0009】この方法では、結晶成長の核としてニッケル等の結晶化を助長する不純物元素(以下、この結晶化を助長する元素を触媒元素という。)を非晶質珪素膜に導入するようにしている。これにより、結晶化初期の核生成速度とその後の核成長速度が飛躍的に向上され、それ以前の技術では考えられなかったような600℃以下の温度において、4時間程度の熱処理で十分な結晶性珪素膜が形成される。

【0010】この結晶化のメカニズムは現状では明らかではないが、ニッケル等の触媒元素を核とした結晶核発生が加熱処理の早期に起こり、その後ニッケル等の元素が触媒となって結晶成長が急激に進行するものと推測している。

【0011】さらに、この方法では基板上的非晶質珪素膜の一部に選択的に触媒元素を導入することにより、特公平2-61032号公報において提案されているレーザー結晶化のように、同一基板内に選択的に結晶性珪素膜と非晶質珪素膜を形成することが可能となる。さらに非晶質珪素膜に選択的に触媒元素を導入した後、熱処理を継続させると、触媒元素が導入され結晶化している部分から、その周辺部の非晶質部分へと横方向(基板面に対して平行な方向)に結晶成長部分が延び、結晶化領域が拡張する現象が生ずる。以下、この横方向へ延びた結晶成長部をラテラル成長部と呼ぶことにする。

【0012】このラテラル成長部は基板面に対して平行に針状あるいは柱状の結晶が成長方向に沿って延びており、その成長方向においては結晶粒界が存在しない。それ故に、このラテラル成長部を利用してTF Tのチャネ

ル部を形成することにより、高移動度、高性能のTF Tの作製が可能となる。

【0013】例を挙げると、図6に示すような要領でTF Tのチャネル部を形成するわけである。図6はラテラル成長部を利用して作製されたTF Tを示す平面図で、基板上面から見たものである。このTF Tは以下のようにして作製される。

【0014】即ち、基板全面に形成された非晶質珪素膜上に二酸化珪素膜などからなるマスク膜を堆積し、該マスク膜に形成したニッケル等の触媒元素添加用のマスク開口を通して、上記非晶質珪素膜に選択的に触媒元素を導入する。

【0015】次に、600℃以下の温度、例えば約550℃の温度で4時間程度の熱処理を行うと、上記マスク開口に対応する触媒元素添加領域300が結晶化し、それ以外の領域が非晶質珪素膜のままで残る。さらに、8時間程度熱処理を継続すると、触媒元素添加領域300を中心として、横方向(基板表面と平行な方向)であって矢印301で示す成長方向に結晶成長が拡がり、ラテラル成長部302が形成される。

【0016】その後、このラテラル成長部302を利用して従来の方法に従ってTF Tを作製する。その際、ラテラル成長部302に対しソース領域303、チャネル領域304、ドレイン領域305を図6のような配置で設けることにより、キャリアが移動する方向と結晶成長方向301が同一方向となり、キャリアの移動方向に結晶粒界が存在しない高移動度のTF Tが実現できる。

【0017】以上述べたように特願平5-218156号に係る技術を用いると、アニール温度の低温化およびアニール時間の短縮だけではなく、高性能のTF Tが実現できる。さらに、この高移動度かつ高性能のTF Tをアクティブマトリックス基板の周辺回路等の駆動素子として利用することにより、周辺駆動回路に要求される高周波動作を実現することができる。

【0018】また、上記出願に係る技術では、絶縁基板上に非晶質珪素膜を主構成部材とするアクティブマトリックス回路(画像表示部)を形成し、しかも同一基板上にこのアクティブマトリックス回路を囲む形で、TF T等の素子からなる周辺駆動回路を配置している。ここで、該周辺駆動回路のTF Tは上記ラテラル成長部を利用して形成したものである。この技術は、このような周辺駆動回路が配置される領域を、基板上的非晶質珪素膜内に選択的にニッケル等の触媒元素を導入することにより作製し、これによってTF Tの高移動度化、高性能化を促すというものである。

【0019】さらに、上記特願平5-218156号に係る技術によると、アクティブマトリックス型LCDの作製プロセスにおいて、ガラス等の絶縁基板上の非晶質珪素膜に選択的にニッケル等の触媒元素を微量添加し、続いて加熱処理を行うことにより、上記非晶質珪素膜

10

20

30

40

50

の、触媒元素が選択的に導入された領域の周辺領域において、基板面に対して概略平行な方向に結晶成長を行うことが可能である。さらに、前述の基板に平行な方向に結晶成長した結晶性珪素膜を用いることにより、アクティブマトリックス型LCDの周辺駆動回路のTFTと、画素部の画素スイッチング素子として用いるTFTとを別々の構造とできる。つまり、周辺駆動回路のTFTはそのソース、ドレインが結晶成長方向と平行な方向に並ぶよう形成し、画素スイッチング素子としてのTFTは結晶成長方向と垂直な方向にソース、ドレインが並ぶよう形成して、両者を作り分けることが可能である。

【0020】このように周辺駆動回路のTFTと画素部の画素スイッチング素子として用いるTFTを作り分ける根拠として、特願平5-218156号には以下のような記載がある。

【0021】周辺駆動回路に用いるTFTは、キャリアがソース、ドレイン間を移動する際に結晶粒界の影響を極力受けない構成とし、これによって高移動度のTFTを得ることができる。一方、画素部の画素スイッチング素子として用いるTFTは、キャリアがソース、ドレイン間を移動する際に結晶粒界を横切るような構造としてそのソース、ドレイン間の領域を高抵抗とし、これによって、オフ電流（ゲートに逆バイアスを印加したときにソース、ドレイン間を流れるリーク電流）を下げる

ことができる。

【0022】

【発明が解決しようとする課題】前述のように微量のニッケル等の触媒元素を含む結晶性珪素膜を用いてTFTが作製されている場合、TFTのソース、ドレイン間の結晶成長領域では、該触媒元素が結晶粒界に偏在することによって、キャリアに対するトラップ準位が形成される。特に、ソースとドレイン近傍でのトラップ準位に起因するリーク電流はかなり大きく、無視できないのが事実である。

【0023】図7は、チャネル部を従来の非晶質珪素膜によって作製したTFTについて、ドレイン電流のゲート電圧依存性をグラフで示している。実線のグラフはチャネル部が従来の非晶質珪素膜からなるTFT、破線のグラフはチャネル部が、ニッケルを添加した結晶性珪素膜からなり、ソース、ドレインが結晶成長方向と垂直に並ぶように形成されたTFTに対応している。グラフからもわかるように、後者のTFTのオフ電流値は前者のTFTのオフ電流値よりも2桁以上高くなっている。

【0024】また、特公平5-9794号公報には、周辺駆動回路部分をレーザーアニールしてキャリアの移動度を上げることが記載されているが、レーザーアニール法については前述のように均一性、大面積化に関する問題がある。つまり、ガラス基板等の絶縁基板の大型化に伴うスループットの問題に如何に対応するか、また如何に基板全面にわたって高性能で安定した特性の半導体素

子を作製するののかという問題が挙げられる。

【0025】本発明は上記のような問題点を解決するためになされたもので、周辺駆動回路を構成するドライバーTFTの動作速度を高めるとともに、画像表示部を構成する画素スイッチング用TFTのオフ電流を低減することができ、しかもドライバーTFT及び画素スイッチング用TFTを同一基板上に低温プロセスにより、安定にかつ歩留まりよく製造することができる液晶表示装置を得ることが本発明の目的である。

【0026】

【課題を解決するための手段】そこで本件発明者等は、上記目的を達成すべく鋭意研究した結果、ニッケル等の触媒元素を添加していない領域は550℃以下でアニールを行っても全く結晶核の発生がなく、その後、600℃程度の温度でアニールすることにより核の発生が起こり、はじめて結晶化されることを見出した。即ち、リーク電流は大きくなってしまいうけれども高移動度のTFTを形成できる、ニッケル等の触媒元素を含む結晶性を有する珪素膜と、移動度は低いが低リーク電流のTFTを形成できる、触媒元素を含まない非晶質珪素膜とを同一基板上に形成できることを見出した。

【0027】詳述すれば、非晶質珪素からなる薄膜にニッケル等の触媒元素を添加することによって、非晶質珪素膜の、駆動回路等の周辺回路を配置する領域を550℃以下の温度で選択的に結晶化して、結晶成長方向が完全に揃ったような結晶性珪素膜とすることが可能となる。それゆえに、基板全面にわたって高性能で、かつ安定した特性のTFT等の半導体素子を実現することができる。具体的には、同一基板上にアクティブマトリックス基板の周辺回路等の駆動用TFTおよびアクティブマトリックス型LCDの画素スイッチング用TFTを形成し、ドライバーモノリシック型のアクティブマトリックス型LCDを実現することができる。

【0028】以下、同一基板上に結晶性珪素領域と非晶質珪素領域を作り分ける本質的な理由を述べる。アクティブマトリックス型LCDにおいては、周辺回路等の駆動素子としてのTFTと、画素部分に設けられる画素スイッチング素子としてのTFTとでは、それぞれ必要とされるTFT特性が異なるからである。即ち、周辺駆動回路用TFTは、高周波動作を実現するために高移動度が要求され大きなオン電流を流すことのできる特性が必要とされ、一方、画素用TFTは、電荷保持率を高めるためオフ電流が極めて小さいことが要求される。

【0029】結局、ニッケル等の触媒元素を使用することによって、従来の固相成長法では実現できなかった550℃以下の温度で、高品質な結晶性珪素を基板上の任意の領域に作製することができ、周辺駆動回路用TFTと画素用TFTそれぞれに要求される異なるTFT特性を同時に満足させることができるわけである。

【0030】本発明は、この点に着目してなされたもの

である。

【0031】(1) 本発明に係る液晶表示装置は、対向する一対の基板間に挟持された液晶、該一方の基板上にマトリックス状に配列された複数の画素電極、及び該各画素電極毎に設けられ、該画素電極への信号の供給を制御するスイッチングトランジスタを有する画像表示部と、該一方の基板の、画像表示部の外周部分に配設され、該スイッチングトランジスタを駆動する周辺駆動回路とを備えている。該画像表示部のスイッチングトランジスタは、活性領域が非晶質珪素膜からなる薄膜トランジスタであり、該周辺駆動回路を構成するドライバートランジスタは、活性領域が結晶性珪素膜からなる薄膜トランジスタであり、該結晶性珪素膜には、非晶質珪素膜の結晶化を助長する触媒元素が含まれている。そのことにより上記目的が達成される。

【0032】(2) 本発明に係る液晶表示装置は、対向する一対の基板間に挟持された液晶、該一方の基板上にマトリックス状に配列された複数の画素電極、及び該各画素電極毎に設けられ、該画素電極への信号の供給を制御するスイッチングトランジスタを有する画像表示部と、該一方の基板の、画像表示部の外周部分に配設され、該スイッチングトランジスタを駆動する周辺駆動回路とを備えている。該画像表示部のスイッチングトランジスタは、活性領域が非晶質珪素膜からなる薄膜トランジスタであり、該周辺駆動回路を構成するドライバートランジスタは、活性領域が結晶性珪素膜からなる薄膜トランジスタである。該結晶性珪素膜は、その近傍の結晶化領域から基板表面に対して概略平行な方向に結晶成長が進んで形成された横方向結晶成長領域の一部であり、該結晶化領域は、非晶質珪素膜の加熱による結晶化を助長する触媒元素を導入した領域である。そのことにより上記目的が達成される。

【0033】(3) 本発明は、上記液晶表示装置において、該周辺駆動回路を構成するドライバートランジスタが、その活性領域中でのキャリアの移動方向が該結晶性珪素膜の結晶成長方向と概略平行となるよう、該結晶性珪素膜内に形成されていることが好ましい。

【0034】(4) 本発明は、上記液晶表示装置において、前記触媒元素として、ニッケル(Ni)、鉄(Fe)、コバルト(Co)、パラジウム(Pd)、白金(Pt)、錫(Sn)、インジウム(In)、アルミニウム(Al)、金(Au)、銀(Ag)、アンチモン(Sb)、銅(Cu)、砒素(As)、磷(P)の中から選ばれた少なくとも一つの材料を用いていることが好ましい。

【0035】(5) 本発明は、上記液晶表示装置において、前記結晶性珪素膜は、触媒元素を選択的に導入した非晶質珪素膜に熱処理を施して形成したものであり、該選択的に導入する触媒元素の面密度は、 5.0×10^{11} atoms/cm²以下であることが好ましい。

【0036】

【作用】本発明においては、画像表示部のスイッチングトランジスタを、活性領域が非晶質珪素膜からなるTFTで構成したので、該スイッチング用TFTの活性領域の抵抗増大によりオフ電流を低減することができ、画素での電荷保持率を高めることができる。また周辺駆動回路を構成するドライバートランジスタを、活性領域が結晶性珪素膜からなるTFTで構成したので、ドライバTFTの活性領域でのキャリアの移動度が増大することとなり、周辺駆動回路の高周波動作を実現することができる。

【0037】さらに、該ドライバTFTの活性領域となる結晶性珪素膜には、非晶質珪素膜の結晶化を助長する触媒元素が含まれているので、これを低温での固相結晶化処理により非晶質珪素膜から形成することができ、このため、ドライバTFTを、活性領域が非晶質珪素膜からなる画素スイッチング用TFTとともに同一基板上に低温プロセスにより、安定にかつ歩留まりよく形成することができる。

【0038】また、本発明においては、ドライバートランジスタの活性領域となる結晶性珪素膜を、その近傍の、上記触媒元素を含む結晶化領域から基板表面に対して概略平行な方向に結晶成長が進んで形成された横方向結晶成長領域の一部から構成し、上記ドライバートランジスタを、その活性領域中でのキャリアの移動方向が該結晶性珪素膜の横方向結晶成長方向と概略平行となるよう、該結晶性珪素膜内に配置したので、ドライバートランジスタのキャリアの移動方向には結晶粒界が存在しないようになり、周辺駆動回路の高周波動作性能をさらに高めることができる。

【0039】本発明においては、非晶質珪素膜に選択的に導入する触媒元素の面密度を、 5.0×10^{11} atoms/cm²以下にしているため、触媒元素によるトラップ準位に起因したリーク電流が必要以上に増大するのを回避することができる。

【0040】

【実施例】以下、本発明の基本原理について説明する。

【0041】本発明は、ドライバモノリシック型のアクティブマトリックス型LCDにおいて、周辺駆動回路部のTFTのチャネル部として、ニッケル等の触媒元素を添加し固相成長を行って結晶化させた結晶性珪素膜を用いることによりTFTの高移動度化を図り、周辺駆動回路用TFTに要求される性能を満足させることができるものである。

【0042】先ず始めに、周辺駆動回路用TFTを配置すべき全領域にニッケル等の触媒元素を、選択添加のための窓(図6に示す領域300に対応する)を使わずに添加した場合の、結晶化された触媒元素を含む珪素膜の結晶構造、およびその構造によるTFT特性について述べることにする。

【0043】この場合の結晶性珪素膜は約100nmの幅の複数の柱状結晶が織り込まれた結晶粒から構成されており、結晶粒全体としては10度前後の角度分布を持っている。したがって、個々の柱状結晶の結晶性が比較的良好でも、粒全体としてはかなり高密度の結晶欠陥(転位)を含んでいる。

【0044】また、結晶粒径は30~40 μ mと通常のニッケル添加を伴わない固相成長ポリシリコンと比べて大きく、このサイズだと、例えばL(チャネル長)/W(チャネル幅)=10/10 μ mのTFTの場合、チャネル内がおおよそ一つの結晶方位であるため比較的高い移動度が得られる。しかし、欠陥密度が高いためしきい値や、リーク電流は下がりにくいということになる。

【0045】これに対し、選択添加用の窓を用いてニッケルを添加することにより、従来の固相成長法では得ることのできない非常に高品質な結晶状態、つまり結晶成長方向が一方(基板面に対して概略平行な向き)に完全にそろった、結晶欠陥(転位)密度が極めて低い結晶状態を有する結晶性珪素膜を得ることができる。

【0046】一方、画素部分のTFTについては、ニッケル等の触媒元素を添加せずに、非晶質状態の珪素膜中にTFTを形成することにより、TFTのオフ電流を極力低くすることができる。

【0047】したがって、上記TFTを結晶性珪素膜中と非晶質珪素膜中に作り分けることにより、同一基板上に周辺駆動回路用TFTに要求される高移動度を有するTFTと、画素用TFTに要求される低リーク電流のTFTとを実現することができる。特に、TFTを構成する結晶性珪素膜の結晶成長の方向と、TFTのキャリアの移動する方向と一致させることにより、著しくTFTの移動度向上が図れ非常に有効である。

【0048】なお、添加するニッケル量を 5.0×10^{13} atoms/cm²以下にすることによって、ニッケルが不純物として周辺回路用TFTに与える影響を極力押さえることができる。なぜなら、図8に示すラテラル成長距離のNi面密度依存性のグラフからわかるように、 5.0×10^{13} atoms/cm²以上のニッケルを添加してもラテラル成長距離が90 μ m以上にならないからである。

【0049】(実施例1)以下、本発明の一実施例について説明する。

【0050】図1は本発明の一実施例によるアクティブマトリクス型LCDの構成の概略を示す平面図であり、図において、1は本実施例のLCDで、絶縁基板上にマトリクス状に配置された、複数の画素及び画素用スイッチTFTを有する画素部分2と、上記絶縁基板の、該画素部分2の周囲に配置された周辺回路部分3とを備えている。またここでは図示していないが、上記絶縁基板の、周辺回路部分3の外側には、電気光学システムを構成する中央演算処理装置、メモリー、電気信号入出力ポ

ート等の薄膜集積回路が配設されており、この電気光学システムと上記液晶表示装置とから1つの電子装置が構成されている。

【0051】図2(a)~図2(d)は画素部分のスイッチング素子を構成するN型TFTの断面構造をその製造工程順に示した図である。

【0052】図において、10は、上記画素部分2に各画素ごとに設けられ、画素への信号の供給を制御するN型TFTで、該TFT10は、ガラス基板(絶縁基板)101上に二酸化珪素膜等の絶縁性下地膜102を介して形成されている。該絶縁性下地膜102上には、上記TFTを構成する島状の非晶質珪素膜104cが形成されている。この非晶質珪素膜104cの中央部分は、チャネル領域125となっており、その両側部分は、ソース、ドレイン領域124、126となっている。上記チャネル領域104c上には、ゲート絶縁膜106を介してアルミニウムゲート電極128が設けられている。このゲート電極128の表面は酸化物質層127により被覆されており、さらに電極配線214は層間絶縁膜211上の画素電極212に接続されている。

【0053】上記TFT10はその全面が層間絶縁膜211により覆われており、該層間絶縁膜211の、ソース、ドレイン領域124、126に対応する部分には、コンタクトホール211aが形成されている。上記ソース、ドレイン領域124、126はこのコンタクトホール211aを介して電極配線213、214に接続されている。

【0054】また図3は、上記画素部分のスイッチングトランジスタを駆動する周辺回路のTFTの断面構造を工程順に示した図である。

【0055】図において、20は、上記周辺回路を構成するCMOS回路で、P型TFT11とN型TFT12とをこれらが相補的な動作を行うよう接続したものである。

【0056】該P型TFT11とN型TFT12とはそれぞれ上記ガラス基板101上に二酸化珪素膜等の絶縁性下地膜102を介して形成されている。該絶縁性下地膜102上には、上記各TFT11、12を構成する島状の結晶性珪素膜104p、104nが隣接して形成されている。この結晶性珪素膜104p、104nの中央部分は、それぞれPチャネル領域112、Nチャネル領域115となっている。上記結晶性珪素膜104pの両側部分はP型TFTのP型ソース、ドレイン領域111、113、上記結晶性珪素膜104nの両側部分はN型TFTのN型ソース、ドレイン領域114、116となっている。

【0057】上記Pチャネル領域112及びNチャネル領域115上には、ゲート絶縁膜106を介してアルミニウムゲート電極107及び109が配設されている。また上記TFT11及び12は全面が層間絶縁膜118

により覆われており、該層間絶縁膜118の、P型TFT11のソース、ドレイン領域111、113に対応する部分にはコンタクトホール116pが、また該層間絶縁膜116の、N型TFT12のソース、ドレイン領域114、116に対応する部分には、コンタクトホール116nが形成されている。そして上記P型TFT11のソース、ドレイン領域111、113はこのコンタクトホール116pを介して電極配線117、119に接続されている。また上記N型TFT12のソース、ドレイン領域114、116は上記コンタクトホール116nを介して電極配線120、121に接続されている。

【0058】そして本実施例では、上記結晶性珪素膜104p、104nは、その近傍の結晶化珪素領域104aから基板表面に対して平行な方向105に結晶成長が進んで形成された横方向結晶領域105a、105b

(図4参照)の一部である。該結晶化珪素領域104a及び横方向結晶領域105a、105bは、非晶質珪素膜の加熱処理による結晶化を助長する触媒元素を含み、この膜中の結晶粒がほぼ単結晶状態の針状結晶あるいは柱状結晶からなっているものである。

【0059】次に製造方法について説明する。

【0060】本実施例のプロセスの要点は、TFTを構成する半導体膜として、先ず、基板全面に非晶質珪素を成膜し、画素部分2を構成する領域をフォトレジストで覆い、駆動素子等の周辺回路部分3を配置する領域のみ選択的にニッケル等の触媒元素を添加して、その領域のみ600℃以下の温度かつ24時間以内の加熱によって結晶成長を行う点にある。これにより駆動素子等の周辺回路を配置すべき領域を結晶化し、その領域以外の領域、即ち、画素スイッチング素子を配置すべき領域を非晶質珪素膜のまま残すことができる。

【0061】以下図2、及び図3を用いて具体的に説明する。

【0062】なお、上記画素部分のTFTと、周辺回路部分のTFTとは、同一基板上において形成されるものであり、共通する処理は同時に行われる。

【0063】図2(a)～図2(d)に示す工程と、図3(a)～図3(d)に示す工程とは、それぞれ対応するものであり、図2(a)と図3(a)、図2(b)と図3(b)、図2(c)と図3(c)、図2(d)と図3(d)は、それぞれ製造プロセスにおける同一段階の工程を示している。

【0064】先ず、ガラス基板等(例えばコーニング7059)の絶縁基板101上にスパッタリング法によって厚さ100～3000オングストロームの二酸化珪素の下地膜102を形成する。次に、メタル膜または二酸化珪素膜等のパターニングによって、周辺回路部分のTFTを形成すべき領域に所定のマスク開口103aを有するマスク103を形成する(図2(a)、図3

(a))。この状態では、このマスク開口103aに

は、スリット状に下地膜102が露呈され、下地膜102の他の部分はマスクされている。

【0065】続いて、スパッタリング法によって、厚さ1～200オングストローム、例えば20オングストロームのニッケル膜(図示せず)を成膜する。この後、マスク103を取り除くことによって、上記下地膜102の、マスク開口103aに対応する領域100に選択的にニッケル膜が成膜されることになる。換言すれば、下地膜102の領域100に微量のニッケルが選択的に添加されたことになる。

【0066】次に、プラズマCVD法あるいは減圧CVD法によって、厚さ300～2000オングストローム、例えば、1000オングストロームの真性半導体からなる非晶質珪素膜(アモルファスシリコン膜)104を成膜する。そして、この基板に対して、水素還元雰囲気下(好ましくは、水素の分圧が0.1～1気圧)または不活性ガス雰囲気下(大気圧)、600℃以下の温度で24時間以内のアニール処理、例えば550℃、16時間のアニール処理を行う(図2(b)、図3

(b))。このアニール温度は、450℃以上の温度で可能であるが、高すぎると従来の方法と同じになってしまう。したがって、450～550℃が好ましいアニール温度であると言える。この際、上記下地膜102の、ニッケル膜が選択的に形成された領域100上では、まず非晶質珪素膜104の結晶化が基板101に対して垂直方向に進み、そして、この結晶化した領域104aの周辺領域では、矢印105で示すように該領域104aから横方向(基板と平行な方向)に結晶成長が行われる(図3(b))。

【0067】この結果として結晶成長方向が完全に揃った高品質の結晶性珪素膜104iが得られる。そして後の工程で明らかになるように、図3に示す周辺回路部分のTFTにおいては、ソース、ドレイン領域がこの結晶成長方向105に沿って並ぶよう形成される。尚、上記結晶成長に際し、矢印105で示される基板と平行な方向の結晶成長距離は40～90μm程度である。

【0068】なお、図2(a)、図3(a)及び図2(b)、図3(b)で示すここまでの処理に代えて、図5(a)及び図5(b)に示すような処理を行ってもよい。つまり、先ず、ガラス基板(例えばコーニング7059)等の絶縁基板101上にスパッタリング法によって厚さ200～1000オングストロームの二酸化珪素の下地膜102を形成する。次に、プラズマCVD法あるいは減圧CVD法によって、厚さ300～2000オングストローム、例えば、1000オングストロームの真性半導体の非晶質珪素膜104を成膜する。続いて、メタル膜または二酸化珪素膜等のパターニングによって、上記マスク開口103aを有するマスク103を形成する。このときこのマスク103の開口103aには、スリット状に非晶質珪素膜104が露呈され、該非

10

20

30

40

50

品質珪素膜の他の部分はマスクされている。続いて、スパッタリング法によって、厚さ5~200オングストローム、例えば20オングストロームのニッケル膜(図示せず)を成膜する。そして、上記基板に対して例えば550℃での16時間のアニール処理を行う。この際、非晶質珪素膜104の、ニッケル膜が選択的に形成された領域100においては、基板101に対して垂直方向にその結晶化が進み、そして、結晶化領域104aの周辺領域では、矢印105で示すように該領域104aから横方向(基板と平行な方向)に結晶成長が進む。この結果として結晶成長方向が完全に揃った高品質の結晶性珪素膜104iが得られる。

【0069】また、先の非晶質珪素膜104の結晶化の際に、該非晶質珪素膜104の、マスク開口103aに対応する領域100に選択的にニッケルを添加した後、即ち結晶化の前に、マスク103を取り除いたが、このマスク103を取り除かない状態で結晶化を行っても同様な結晶化を行うことができる。ただし、500℃以上600℃以下の温度でかつ10時間以上のアニールを行う場合には、マスク103の膜厚を500オングストローム以上にしたほうがよい。なぜならマスク103の膜厚が500オングストローム以下のときに、例えば、550℃、16時間以上のアニールを行うと、マスク103上のニッケルがマスク103内に熱拡散され、さらにマスク103から非晶質珪素膜104内にも拡散してしまい、領域100以外の領域でニッケルによる非晶質珪素膜104の結晶化が起ってしまうからである。先にも述べたが、上述の550℃、16時間のアニールによる結晶化では画素部用TFTを作製する領域はまだ非晶質珪素の状態である。

【0070】このような結晶化処理を行った後、不要な部分の非晶質珪素104を除去して素子間分離を行い、素子領域を形成する(図2(c)、図3(c)参照)。

【0071】その後、スパッタリング法によって、厚さ1000オングストロームの二酸化珪素膜106をゲート絶縁膜として成膜する。スパッタリングにはターゲットとして二酸化珪素を用い、スパッタリング時の基板温度は200~400℃(例えば350℃)、スパッタリング雰囲気は酸素とアルゴンで、これらの比をアルゴン/酸素=0~0.5(例えば0.1)以下とする。

【0072】引き続いてスパッタリング法によって、厚さ6000~8000オングストローム、例えば6000オングストロームのアルミニウム膜(0.1~2%のシリコンを含む)を成膜する。なお、上記酸化珪素膜106とアルミニウム膜の成膜工程は連続的に行うことが望ましい。そして、アルミニウム膜をパターンニングして、ゲート電極107、109及び128を形成する。これらの工程は、画素部分2(図2(c)参照)と周辺回路部分3(図3(c)参照)で同時に行われる。

【0073】さらに、このアルミニウム電極107、1

09及び128の表面を陽極酸化して、表面に酸化物層108、110及び127を形成する。この陽極酸化は、酒石酸が1~5%含まれたエチレングリコール溶液で行う。得られた酸化物層108、110、127の厚さは2000オングストロームである。なお、得られた酸化物層108、110、127とは、後のイオンドーピング工程において、オフセットゲート領域の厚さとなるので、オフセットゲート領域の長さを上記陽極酸化工程で決めることができる。

【0074】次に、イオンドーピング法によって、活性層領域にゲート電極107とその周囲の酸化層108、ゲート電極109とその周囲の酸化層110、ゲート電極128とその周囲の酸化層127をマスクとして不純物金属元素(燐およびホウ素)を注入する。ドーピングガスとして、フォスフィン(PH_3)およびジボラン(B_2H_6)を用い、前者の場合は加速電圧を60~90kV(例えば80kV)、後者の場合は40~80kV(例えば65kV)とし、ドーピング量は $1 \times 10^{15} \sim 8 \times 10^{15} \text{ ions/cm}^2$ (例えば、燐を $2 \times 10^{15} \text{ ions/cm}^2$ 、ホウ素を $5 \times 10^{15} \text{ ions/cm}^2$ とする。)とする。

【0075】ドーピングの際、ドーピングが不要な領域をフォトレジストで覆うことによって、それぞれの元素を選択的にドーピングを行う。この結果、周辺回路部分3では、N型の不純物領域114、116、P型の不純物領域111、113が形成され、画素部分2ではN型の不純物領域124、126が形成される。さらに、N型の不純物領域114と116に挟まれた領域115、P型の不純物領域111と113に挟まれた領域112は、後に周辺回路部分3のTFTのチャネル領域となる。N型の不純物領域124と126に挟まれた領域125は、後に画素部分2のTFTのチャネル領域となる。

【0076】その結果、図3に示すように、活性領域が結晶性珪素膜からなるPチャネル型TFT(PTFT)11とNチャネル型TFT(NTFT)12とを周辺回路部分3に形成することができる。また、同時に図2に示すように活性領域が非晶質珪素膜からなるNチャネル型TFT10を画素部分2に形成することができる。

【0077】その後、レーザー光の照射によってアニールを行い、イオン注入した不純物の活性化を行う。レーザー光としては、KrFエキシマレーザー(波長248nm、パルス幅20nsec)を用いるが、他のレーザーであってもよい。レーザー光の照射条件はエネルギー密度が200~400mJ/cm²(例えば250mJ/cm²)とし、一カ所につき2~10ショット(例えば2ショット)とする。なお、このレーザー光の照射時に基板を200~450℃程度に加熱しておくことは有用である。また、このレーザーアニール工程において、先に結晶化された領域にはニッケルが拡散している

ので、このレーザー光の照射によって再結晶化が容易に進行し、P型を付与する不純物がドーパされた不純物領域111と113、さらにN型を付与する不純物がドーパされた不純物領域114と116、124と126は容易に活性化され得る。

【0078】続いて、周辺回路部分3においては、図3に示すように、厚さ6000オングストロームの二酸化珪素膜118を層間絶縁膜としてプラズマCVD法によって形成し、これにコンタクトホール116p、116nを形成して、金属材料、例えば窒化チタンとアルミニウムの多層膜によってTFTの電極配線117、119、120、121を形成する。

【0079】さらに、画素部分2では図2に示すように、層間絶縁物211を二酸化珪素膜によって形成し、コンタクトホール211aを形成した後、画素電極となるITO電極212を形成し、さらに金属配線213、214を形成する。最後に、1気圧の水素雰囲気中で350℃、30分以上のアニールを行い、CMOS構成のTFT回路20及びTFT10を完成させる(図2(d)、図3(d)参照)。

【0080】図3に示す周辺回路部分3において、ニッケルが選択的に導入された領域とTFTとの位置関係を示すために、図4に、図3(c)の断面構造に対応する平面構造を示す。図4において、領域100に選択的に微量のニッケルが添加され、前述の熱アニールによって、領域100から矢印105で示す横方向(紙面左右方向)に結晶成長がなされる。そして、この横方向の結晶成長が行われた領域105aにおいて、ソース、ドレイン領域111、113、チャネル形成領域112がP-TFTとして形成される。同様に横方向結晶成長が行われた領域105bにおいて、ソース、ドレイン領域114、116、チャネル形成領域115がN-TFTとして形成される。即ち、周辺回路部分3においては、ソース、ドレイン間において、キャリアの移動する方向が、結晶の成長方向105と同一の方向となっている。したがって、キャリアが移動に際して結晶粒界を横切ることがほとんどないので、特に、移動度を高することができる。

【0081】このように本実施例では、ニッケル等の触媒元素を非晶質珪素膜に導入し、600℃以下の温度で結晶化を行う技術を用いることによって、ドライバートランジスタのように高周波動作を必要とする、言い換えるとキャリアの高移動度を必要とする周辺駆動回路3をガラス等の絶縁基板上に画素部分2と一体化させることが可能となる。さらに、従来にはない高品質な、即ち結晶成長方向が完全にそろった、結晶欠陥(転位)密度が極めて低い結晶性珪素膜を作製できるので、この結晶性珪素膜を用いて作られたTFTの移動度は非常に高い値となる。

【0082】また、ニッケル等の触媒元素の添加領域と

非添加領域は二酸化珪素などのマスクを使用することにより容易に作り分けることが可能である。さらに、このマスクの開口パターンにより、例えば縦長のパターンあるいは横長のパターン等により、ニッケル添加領域から結晶成長が進む方向および成長距離を任意に決定することができるので、周辺駆動回路として設けられるあらゆるTFT構造に容易に対応が可能となる。このようにニッケル等の触媒元素を使用し、ガラス等の絶縁基板上にそれぞれ異なる電気特性を有する2種類のTFTを同時に形成することが可能となる。それゆえに、同一基板上に画像表示部分と周辺駆動回路を組み込んだ、ドライバーモノリシック型のアクティブマトリックス型LCDの実現が可能となる。

【0083】なお、本実施例において、先に詳しく述べたが、ニッケルを導入する方法として、非晶質珪素膜104下の下地膜102表面に選択的にニッケルを薄膜状(極めて薄い膜なので、膜として観察することは困難である。)に形成し、この部分から結晶成長を行う方法を採用した。この方法とは別に、非晶質珪素膜104を形成した後に、その上面に選択的に微量のニッケルを添加する方法でもよい。即ち、結晶成長は非晶質珪素膜104の上面側から行ってもよいし、下面側から行ってもよい。

【0084】また、予め非晶質珪素膜104を成膜し、さらにイオンドーピング法を用いて、ニッケルイオンを非晶質珪素膜104に選択的に注入する方法を採用してもよい。この場合には、ニッケル元素の濃度を制御することができるという利点がある。

【0085】また、ニッケルの薄膜を成膜する代わりにニッケル電極を用いてプラズマ処理により、微量のニッケルを添加してもよい。また、硝酸ニッケルや酢酸ニッケルの水溶液またはアルコール溶液を基板表面に塗布する方法で微量のニッケルを添加してもよい。

【0086】さらに、結晶化を助長する触媒元素としては、ニッケル以外に鉄(Fe)、コバルト(Co)、パラジウム(Pd)、白金(Pt)、錫(Sn)、インジウム(In)、アルミニウム(Al)、金(Au)、銀(Ag)、アンチモン(Sb)、銅(Cu)、砒素(As)、燐(P)を用いても同様の効果が得られる。

【0087】以上、本発明に基づく実施例について具体的に説明したが、本発明は上述の実施例に限定されるものではなく、本発明の技術的思想に基づく各種の変形が可能である。

【0088】本発明の応用例としては、液晶表示用のアクティブマトリックス型基板以外に、例えば、密着型イメージセンサー、ドライバー内蔵型のサーマルヘッド、有機系EL(Electroluminescence)素子等を発光素子としたドライバー内蔵型の光書き込み素子や表示素子、三次元IC等が考えられる。ここで、有機系EL素子は、有機材料を発光素材とした電界発光素子である。そ

して本発明を用いることで、これらの素子の高速、高解像度化等の高性能化が実現される。さらに、本発明は上述の実施例で説明したMOS型トランジスタに限らず、結晶性半導体を素子材としたバイポーラトランジスタや静電誘導トランジスタをはじめとして幅広く半導体プロセス全般に応用することができる。

【0089】

【発明の効果】以上のように本発明に係るLCDによれば、画像表示部のスイッチングトランジスタを、活性領域が非晶質珪素膜からなるTFTで構成し、周辺駆動回路を構成するドライバートランジスタを、活性領域が結晶性珪素膜からなるTFTで構成したので、該スイッチング用TFTのオフ電流の低減により、画素での電荷保持率を高めることができ、またドライバートFTの活性領域でのキャリアの移動度の増大により、周辺駆動回路の高周波動作を実現することができる。しかも該ドライバートFTの活性領域となる結晶性珪素膜には、非晶質珪素膜の結晶化を助長する触媒元素が含まれているので、これを低温での固相結晶化処理により非晶質珪素膜から形成することができる。

【0090】この結果、周辺駆動回路を構成するドライバートFTの動作速度を高めるとともに、画像表示部を構成する画素スイッチング用TFTのオフ電流を低減することができる、しかもドライバートFT及び画素スイッチング用TFTを同一基板上に低温プロセスにより、安定にかつ歩留まりよく製造することができる効果がある。

【0091】また、本発明によれば、ドライバートランジスタの活性領域となる結晶性珪素膜を、その近傍の上記触媒元素を含む結晶化領域から基板表面に対して概略平行な方向に結晶成長が進んで形成された横方向結晶成長領域の一部から構成し、上記ドライバートランジスタを、その活性領域中でのキャリアの移動方向が該結晶性珪素膜の横方向結晶成長方向と概略平行となるよう、該結晶性珪素膜内に配置したので、ドライバートランジスタのキャリアの移動方向には結晶粒界が存在しないようになり、その周辺駆動回路の高周波動作性能をさらに高めることができる効果がある。

【0092】本発明によれば、非晶質珪素膜に選択的に導入する触媒元素の面密度を、 5.0×10^{11} atom/s/cm²以下にしているため、触媒元素によるトラップ準位に起因したリーク電流が必要以上に増大するのを回避することができる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例によるアクティブマトリックス型LCDの概略構成を示す平面図である。

【図2】上記実施例のLCDの画素部分を構成する画素用TFTの構造及び製造方法を示す断面図である。

【図3】上記実施例のLCDの周辺駆動回路を構成するCMOS構成のTFTの構造及び製造方法を示す断面図である。

【図4】活性領域を形成した段階の上記CMOS構造のTFTを示す平面図である。

【図5】図2(a), (b)に示す工程に代わる工程を説明するための断面図である。

【図6】特願平5-218156号に係る発明における、微量ニッケル添加およびラテラル成長を説明するための図である。

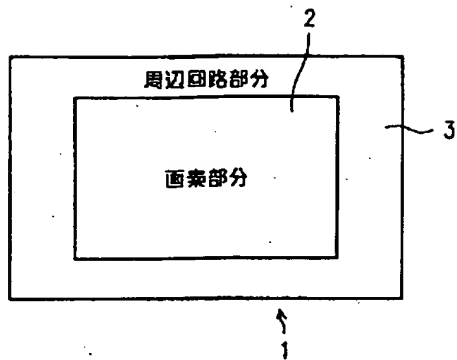
【図7】そのチャネル領域を従来の非晶質珪素膜によって作製したTFTについて、ドレイン電流のゲート電圧依存性をグラフで示す図である。

【図8】ラテラル成長距離のNi面密度依存性をグラフで示す図である。

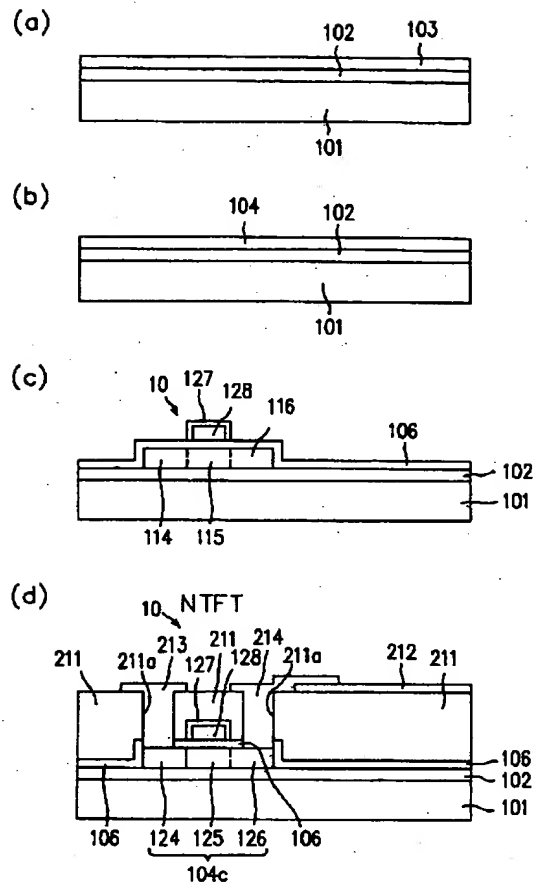
【符号の説明】

- 10 画素用N型TFT
- 11 ドライバートP型TFT
- 12 ドライバートN型TFT
- 20 CMOS回路
- 100, 300 ニッケル微量添加領域
- 101 ガラス基板
- 102 下地膜(二酸化珪素膜)
- 103 マスク
- 103a マスク開口
- 104 非晶質珪素膜
- 104i 結晶性珪素膜
- 105, 301 結晶成長方向
- 106 ゲート絶縁膜
- 107, 109, 128 ゲート電極
- 108, 110, 127 陽極酸化層
- 111, 113, 114, 116, 124, 126, 303, 305 ソース、ドレイン領域
- 112, 115, 125, 304 チャネル形成領域
- 117, 119, 120, 121, 213, 214 電極配線
- 118, 211 層間絶縁膜
- 212 ITO(画素電極)
- 302 ラテラル成長領域

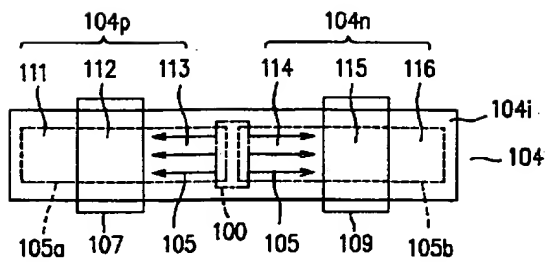
【図 1】



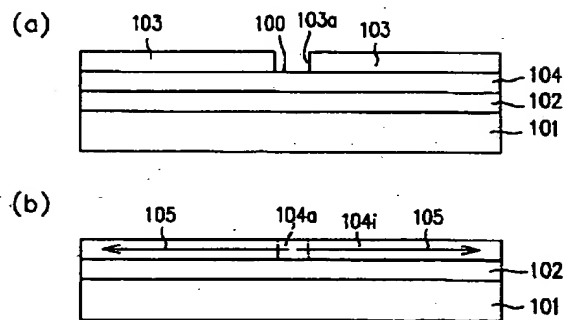
【図 2】



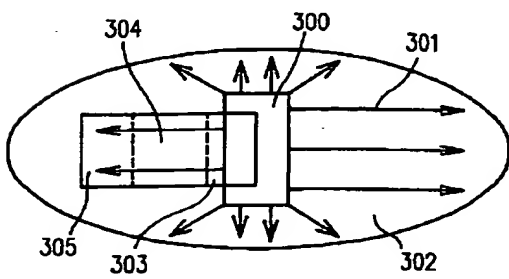
【図 4】



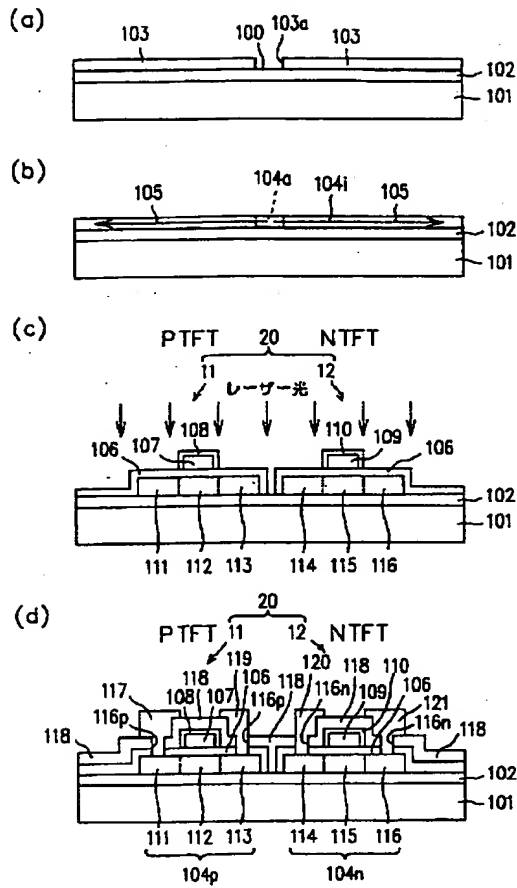
【図 5】



【図 6】

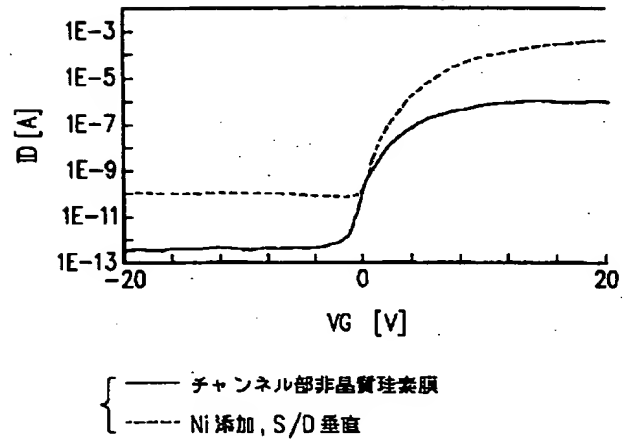


【図 3】



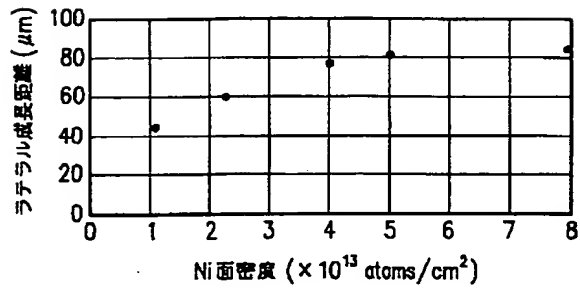
【図 7】

当社で作製した2種類のTFTの
ドレイン電流のゲート電圧依存性



【図 8】

ラテラル成長距離のNi面密度依存性



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.